

Apresentação de Sistemas Digitais

Período 2021/1

Roberto G. Pacheco

pacheco@gta.ufrj.br

Grupo de Teleinformática e Automação – GTA/UFRJ
Programa de Engenharia Elétrica - PEE/COPPE/UFRJ
Universidade Federal do Rio de Janeiro

- Aritmética Digital: Operações e circuitos

- Aritmética Digital: Operações e circuitos
 - Adição e subtração de binários
 - Representação de binários com sinal
 - Adição e subtração em complemento de 2
 - Multiplicação de binários
 - Revisão de BCD e adição de BCD

- Aritmética Digital: Operações e circuitos
 - Adição e subtração de binários
 - Representação de binários com sinal
 - Adição e subtração em complemento de 2
 - Multiplicação de binários
 - Revisão de BCD e adição de BCD

Revisão

- Aritmética Digital: Operações e circuitos
 - Adição e subtração de binários
 - Representação de binários com sinal
 - Adição e subtração em complemento de 2
 - Multiplicação de binários
 - Revisão de BCD e adição de BCD
 - Circuitos Aritméticos (Módulos Combinacionais Aritméticos Fixos)
 - Projeto de Somador Completo
 - Somador paralelo completo com registradores
 - Propagação do carry
 - Somador Paralelo em CI
 - Sistema de complemento de 2 (Circuito de Adição e Subtração)
 - Circuito integrado ALU

Revisão

- Aritmética Digital: Operações e circuitos
 - Adição e subtração de binários
 - Representação de binários com sinal
 - Adição e subtração em complemento de 2
 - Multiplicação de binários
 - Revisão de BCD e adição de BCD
 - Circuitos Aritméticos (Módulos Combinacionais Aritméticos Fixos)
 - Projeto de Somador Completo
 - Somador paralelo completo com registradores
 - Propagação do carry
 - Somador Paralelo em CI
 - Sistema de complemento de 2 (Circuito de Adição e Subtração)
 - Circuito integrado ALU

Revisão

- Módulos Combinacionais Fixos
 - Decodificadores
 - Decodificadores BCD
 - Displays
 - Codificadores
 - Multiplexadores (MUX)
 - Demultiplexadores (DEMUX)

- Módulos Sequenciais Fixos (Contadores)
 - Contadores Assíncronos
 - Contadores Síncronos
 - Contadores de Módulo $< 2^N$
 - Contadores Síncronos Crescentes e Decrescentes
 - Contadores com carga paralela
 - Circuitos integrados de contadores síncronos
 - Projeto de contadores síncronos
 - Máquinas de Estado

- Módulos Sequenciais Fixos (**Registradores**)
 - Circuito Integrado de Registradores
 - Registradores de Deslocamento
 - Contadores com registradores de deslocamento
 - Barramento

- Projeto de Sistemas Digitais

- Dispositivos de Memória
 - Terminologia de memórias
 - Princípios de Operação da Memória
 - Read-only Memory (ROM)
 - Arquitetura da ROM
 - Tipos de ROMs
 - Random-access Memory (RAM) semicondutora
 - Tipos de RAM
 - Ciclos de Escrita e Leitura da RAM dinâmica (DRAM)

- Interface com o Mundo Analógico
 - Conversão digital-analógica
 - Conversores D/A
 - Um circuito integrado DAC (Conversor Digital-Analógico)
 - Conversão analógico-digital
 - Conversores A/D
 - Método de Conversões A/D

- Introdução à Arquitetura de Computadores

- Sistemas Digitais: princípios e aplicações
 - Ronald J. Tocci, Neal S. Widmer, Gregory L. Moss
- Introdução ao Sistemas Digitais
 - Milos Ercegovac, Tomas Lang, Jaime Moreno
- Sistemas Digitais - Fundamentos e Aplicações
 - T. L. Floyd
- Computer Organization and Architecture
 - William Stallings

- 3 Avaliações
- Organização das Avaliações
 - Aritmética Digital: Operações e circuitos
 - Módulos Combinacionais Fixos
 - Módulos Sequenciais Fixos (Contadores)
 - Módulos Sequenciais Fixos (Registradores)
 - Dispositivos de Memória
 - Interface com o Mundo Analógico
 - Introdução à Arquitetura de Computadores

P1

P2

P3

- 3 Avaliações

- 3 provas teóricas
- Média Teórica (MT)
 - $MT = (P_1 + P_2 + P_3)/3$

- 3 provas teóricas
- Média Teórica (MT)
 - $MT = (P1 + P2 + P3)/3$
- $MT < 3$ -> **Reprovado na disciplina**
- $3 \leq MT < 7$ -> Prova final
- $MT \geq 7$ -> **Aprovado na parte teórica**

- Média Teórica Final (MTF)
 - Se $3 \leq MT < 7$ (Prova Final):
 - $MTF = (2 \times MT + PF)/3$
 - Se $MT \geq 7$ (Aprovado na parte teórica):
 - $MTF = MT$

- Média Teórica Final (MTF)
 - Se $3 \leq MT < 7$ (Prova Final):
 - $MTF = (2 \times MT + PF)/3$
 - Se $MT \geq 7$ (Aprovado na parte teórica):
 - $MTF = MT$
- $MTF \leq 5$ -> Aprovado na Parte Teórica
- $MTF < 5$ -> Reprovado na Parte Teórica

- Média de Laboratório (ML)
 - $ML < 5$ -> **Reprovado na disciplina**
 - $ML \geq 5$ -> **Aprovado na parte experimental**

- Média Final (MF)
 - $MF = (3 \times MTF + ML)/4$

Organização das aulas

- As aulas teóricas serão **assíncronas**
 - As aulas serão **gravadas e disponibilizadas** por meio do **Google Classroom**, pelo **Site da disciplina** e pelo **Youtube**
- Google Classroom
 - <https://classroom.google.com/c/MzY3OTA1NDY0Mjc1?cjc=lpiaypg>
- Site da Disciplina
 - https://www.gta.ufrj.br/~pacheco/sistemas_digitais_teorica.html
- Youtube (Playlist de Sistemas Digitais)
 - <https://www.youtube.com/playlist?list=PLv3CklkyPrTV8tVCcsjVkCYDS5pfEO79Z>

Organização das aulas

- Horário da disciplina de Sistemas Digitais – Teoria
- Terça-feiras e quinta-feiras de 8:00h às 10:00h
 - Terça-feira – **aula de dúvida**
 - Quinta-feira – **Livre para assistir às aulas assíncronas disponibilizadas**

- Site da disciplina
 - https://www.gta.ufrj.br/~pacheco/sistemas_digitais_teorica.html
- E-mail para contato
 - pacheco@gta.ufrj.br (principal)
 - robertopacheco@poli.ufrj.br