

# Circuitos Lógicos

Aula 3

cruz@gta.ufrj.br <http://gta.ufrj.br/~cruz>

# Na última aula

- Semicondutores
  - Diodo
  - Transistor Bipolar de Junção (BJT)
  - MOSFET (**M**etal **O**xide **S**emiconductor **F**ield **E**ffect **T**ransistor)
  
- MOSFET como chave



# Hoje

- Portas lógicas



# Avisos



# Avisos

- Lista 1: 22 de Agosto
- Lista 2: 24 de Agosto
  - Entregar por email
  - Colocar como pdf em anexo
  - Fazer em grupo é permitido
  - Fazer entregas individuais é obrigatório
    - Não pode só copiar
  
  - Prefiram enviar um arquivo cujo nome seja o nome de vocês e a lista referente



# Avisos

- TEM AULA DE LABORATÓRIO

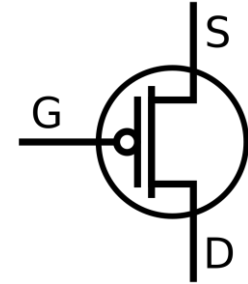
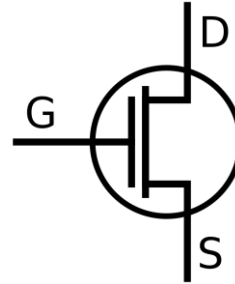


# Portas Lógicas



# MOSFET

- Construído com substratos P e N
- Usado como chave
- Acionado eletronicamente
  - Por tensão alta (1)
  - Por tensão baixa (0)





# Antes dos semicondutores

- Chaves manuais
- Relés
- Válvulas

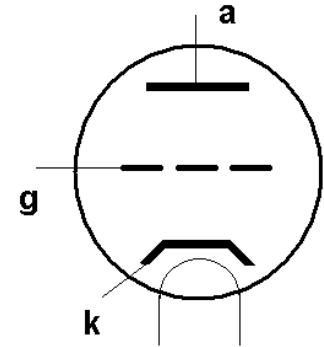
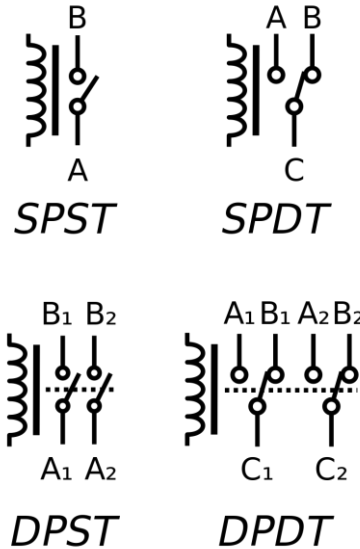


Imagem de relés  
retirada da Wikipedia

Válvula tríodo.  
Imagem de Bemoel, retirada da Wikipedia

# Portas lógicas

- Implementação eletrônica de funções lógicas
  - Sinais de entrada excitam transistores
    - Sinal elétrico interpretado como variável booleana
  - Transistores agem como chaves
    - Sinais elétricos são combinados para gerar nova variável booleana



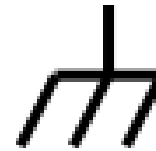
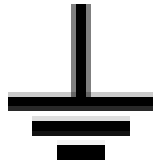
# Portas lógicas

- Sinais elétricos interpretados como variáveis booleanas
  - $5v = 1$ , V, Existe...
  - $0v = 0$ , F, Não existe...



# Sinal elétrico

- Tensão sempre é medida com relação a um referencial
  - GND, terra, 0v
- Equipamentos nem sempre seguem as mesmas regras dos modelos matemáticos
  - Limitações físicas (discutiremos no futuro)



# Portas lógicas

- Implementação eletrônica de funções lógicas
  - Sinais de entrada excitam transistores
  - Transistores agem como chaves
- Implementam todas as funções lógicas
  - NOT
  - AND
  - OR
  - XOR
- Implementam funções lógicas negadas
  - NAND
  - NOR
  - XNOR



# Porta NOT

- Faz a função NOT de uma variável

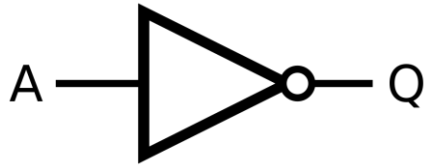


Imagem retirada da Wikipedia

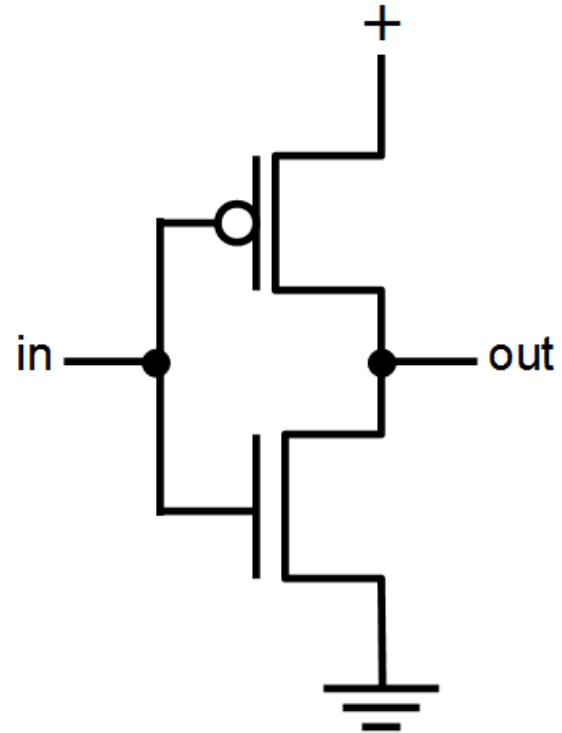


Imagem por Graham Cox



# Porta AND

- Faz a função AND entre duas ou mais variáveis

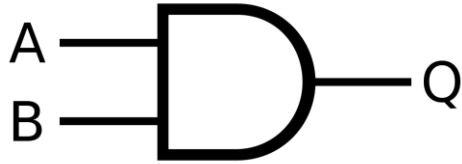
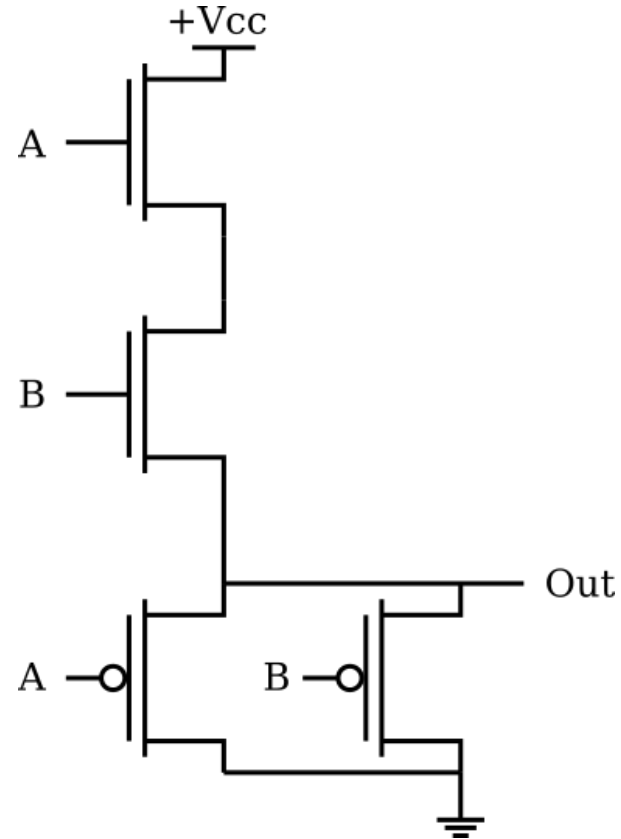


Imagem retirada da Wikipedia



# Porta OR

- Faz a função OR entre duas ou mais variáveis

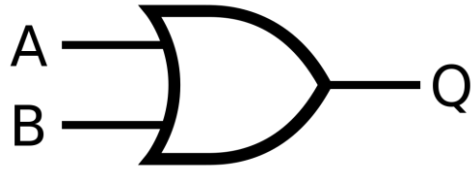
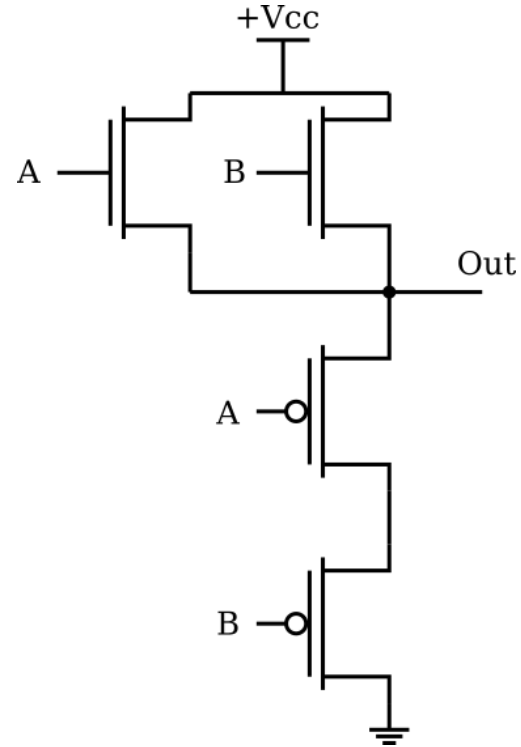


Imagem retirada da Wikipedia





# Porta XOR

- Faz a função XOR entre duas ou mais variáveis

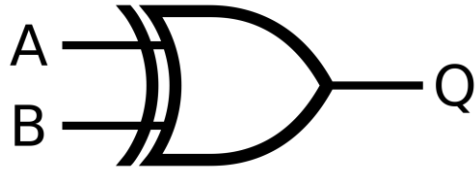
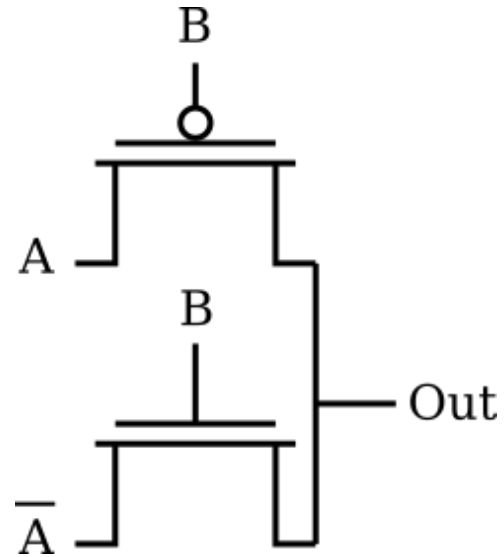


Imagem retirada da Wikipedia



# Portas com Inversão



# Portas com inversão

- Fornecem uma função lógica e invertem o **resultado**
  - NAND
  - NOR
  - XNOR
- São mágicas
  - NAND e NOR são capazes de emular todas as outras portas



# Porta NAND

- Faz a função AND entre duas ou mais variáveis e inverte o resultado

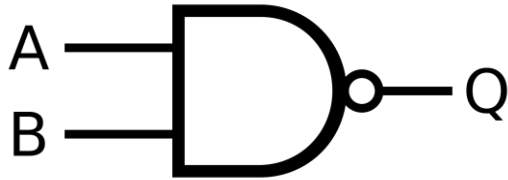


Imagem retirada da Wikipedia

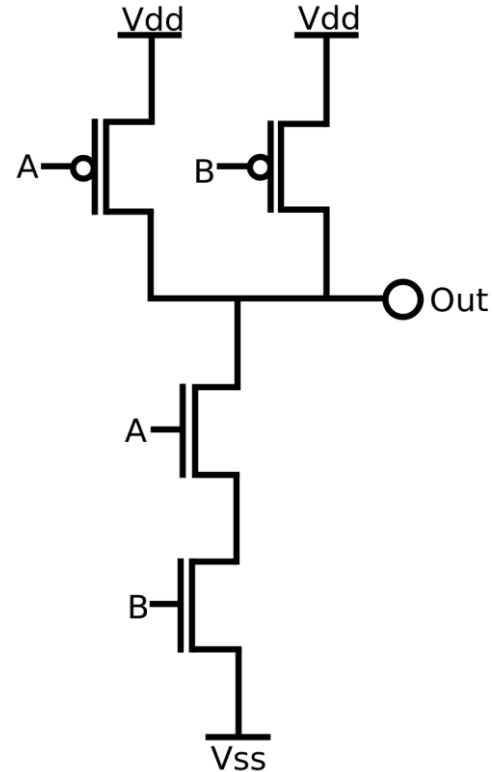


Imagem retirada da Wikipedia



# Porta NOR

- Faz a função OR entre duas ou mais variáveis e inverte o resultado

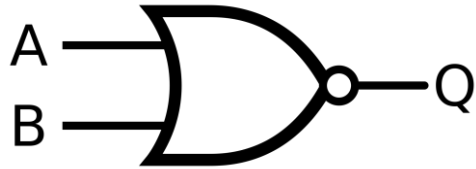
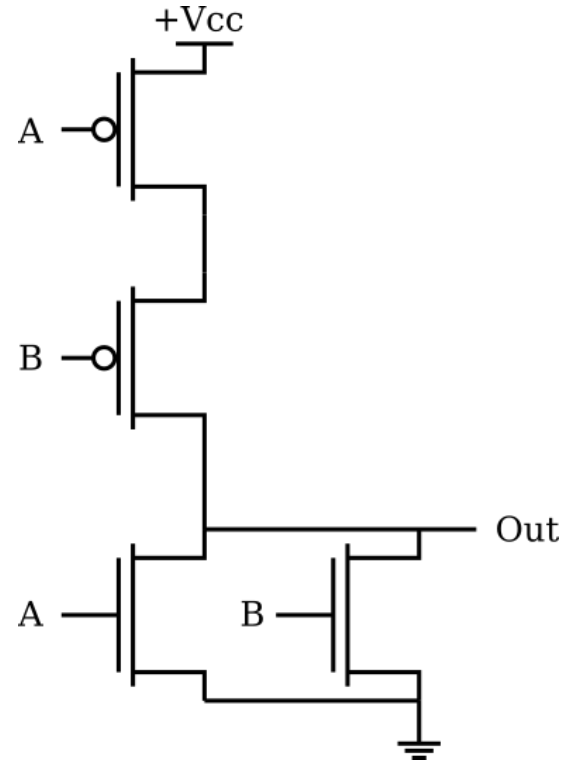


Imagem retirada da Wikipedia



# Porta XNOR

- Faz a função XNOR entre duas ou mais variáveis e inverte o **resultado**

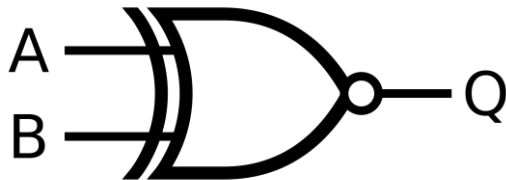
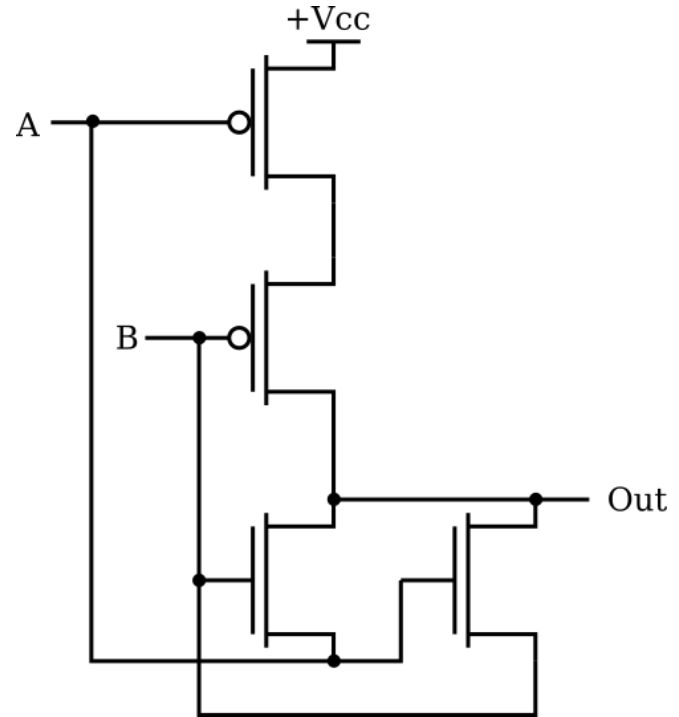


Imagem retirada da Wikipedia



# A implementação das portas lógicas



# Circuitos lógicos

- Encadeamento de portas lógicas para gerar saída
  - Podemos ter muitas entradas de portas ligadas à mesma saída de uma porta?
  - Podemos ter muitas saídas de portas ligadas à mesma entrada de uma porta?





# Circuitos lógicos

- Encadeamento de portas lógicas para gerar saída
  - Podemos ter muitas entradas de portas ligadas à mesma saída de uma porta?
  - Podemos ter muitas saídas de portas ligadas à mesma entrada de uma porta?

Pergunta para pesquisar: o que é o fan-out de uma porta?



# Porta XOR

- Faz a função XOR entre duas ou mais variáveis

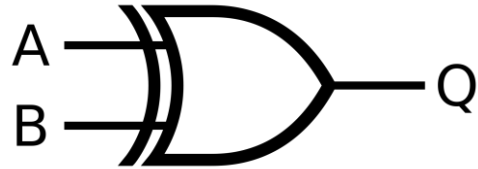
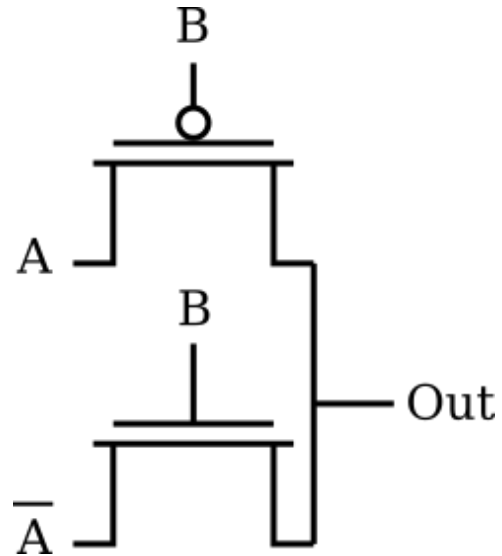


Imagem retirada da Wikipedia

Qual o problema da abordagem abaixo?



# Porta XOR

- A corrente que alimenta a saída *Out* vem de A ou  $\bar{A}$ 
  - Se *Out* for ligada em outra porta, A pode ser sobrecarregada

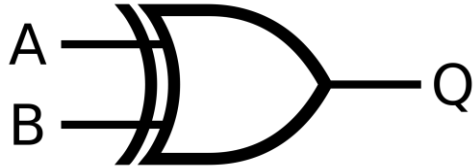
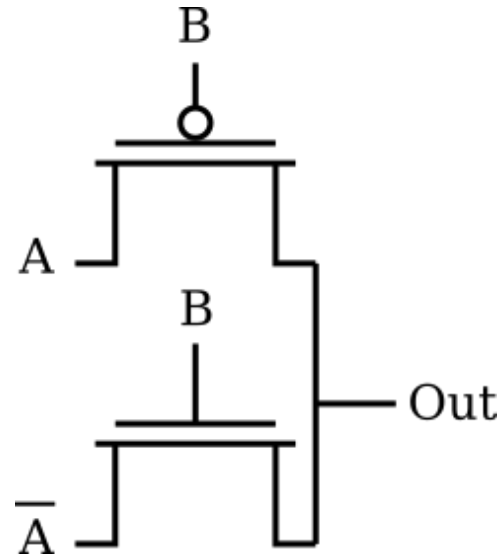


Imagem retirada da Wikipedia



# Porta XOR

- A corrente que alimenta a saída *Out* vem de  $A$  ou  $\bar{A}$ 
  - Se *Out* for ligada em outra porta,  $A$  pode ser sobrecarregada

Solução: projetar uma porta XOR com a saída ligada à fonte

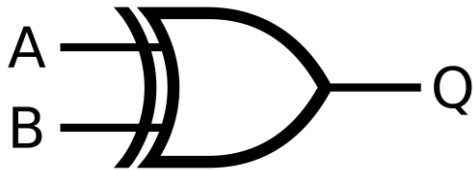
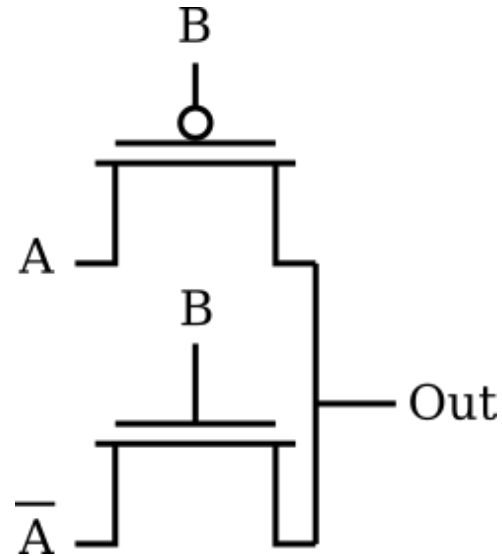
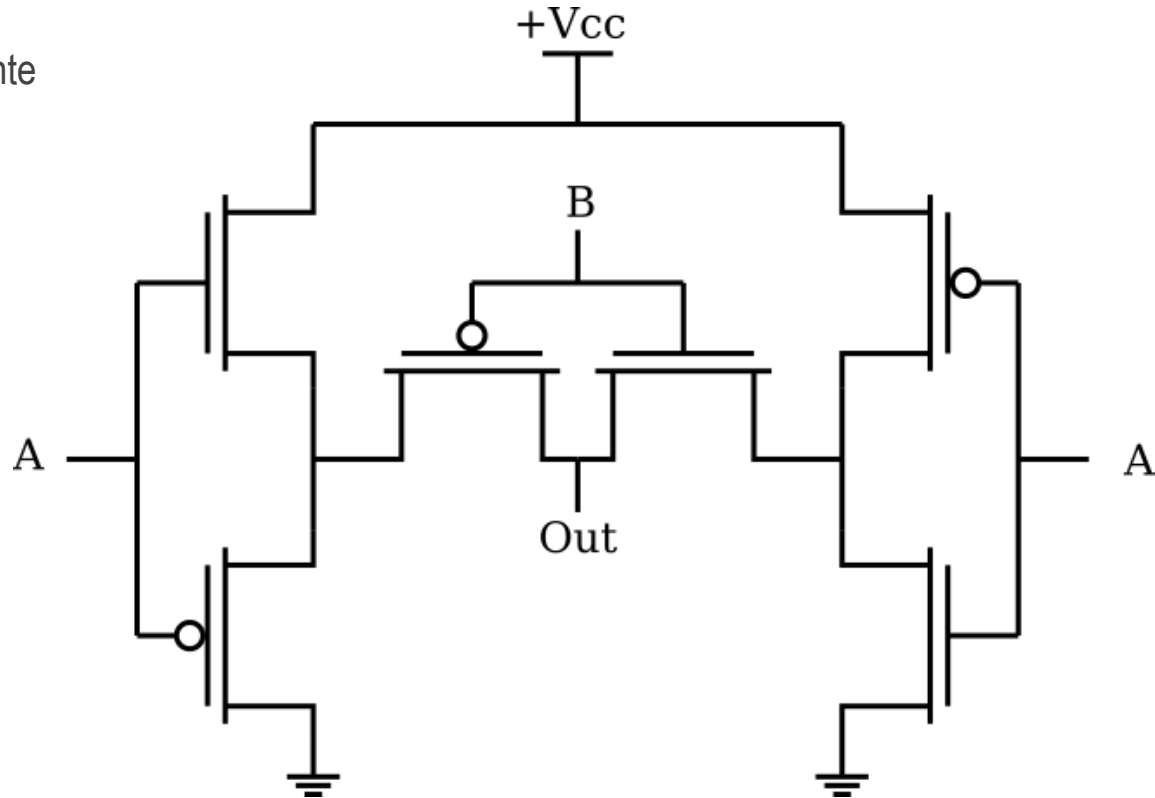
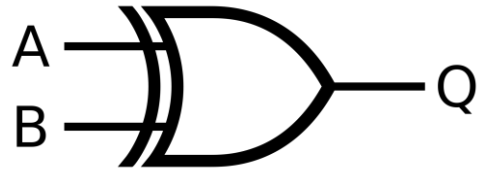


Imagem retirada da Wikipedia



# Porta XOR – com saída independente

- Alimentação da saída independente das entradas

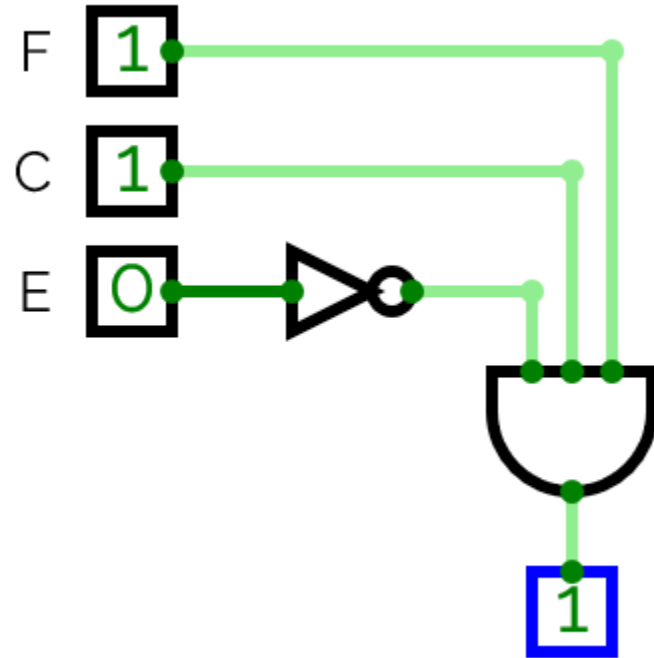


# Circuitos Lógicos



# Rede de portas lógicas

- Portas lógicas são conectadas de forma a emular uma expressão lógica



# Os jatos de água

- Mecanismo deve ser acionado quando:
  - $F = 1; C = 1; E = 0$  simultaneamente
- Usando uma operação AND, sabemos que
  - $F \cdot C \cdot E = 1$  quando F, C e E = 1
- Solução: negar o E
  - Jatos de água devem ser acionados quando  $F \cdot C \cdot \bar{E} = 1$

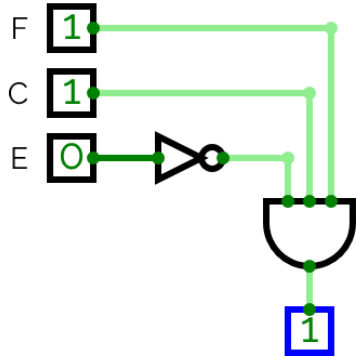
F	C	E	J	A
0	0	0	0	0
0	0	1	0	0
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	1	1
1	1	1	0	1










# Os jatos de água

$$J = F \cdot C \cdot \bar{E}$$



 F	 C	 E	 J	 A
0	0	0	0	0
0	0	1	0	0
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	1	1
1	1	1	0	1

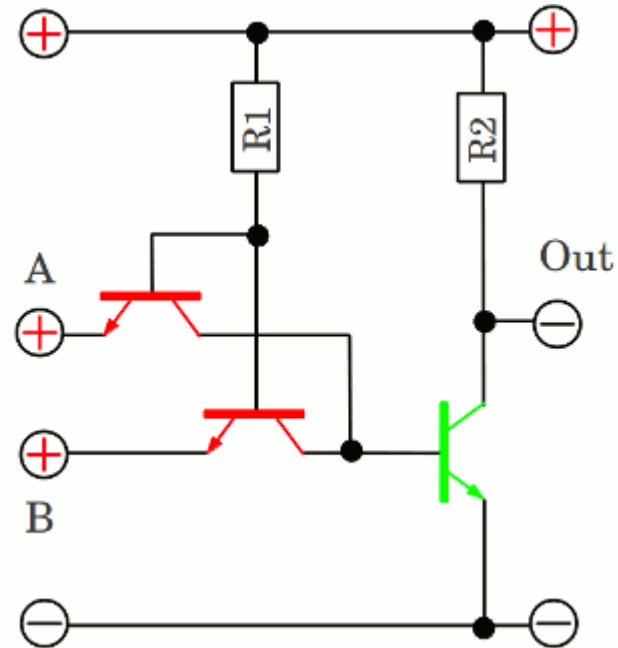


# Família TTL



# Família 7400

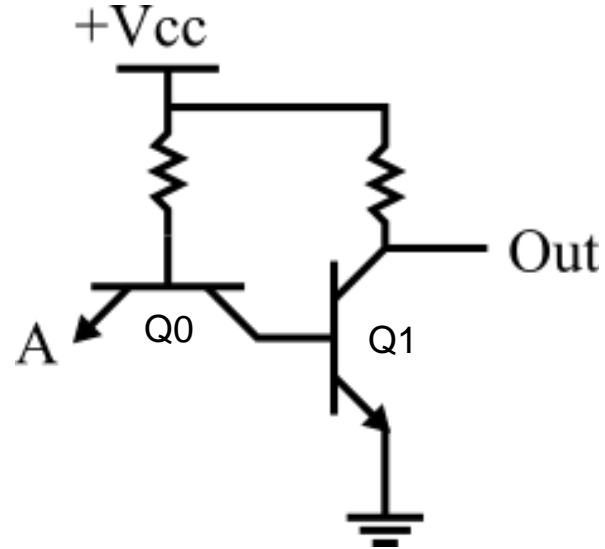
- Transistor-transistor logic
  - Transistores bipolares de junção



Porta NAND retirada de [https://www.homofaciens.de/technics-base-circuits-logic-gates\\_en.htm](https://www.homofaciens.de/technics-base-circuits-logic-gates_en.htm)

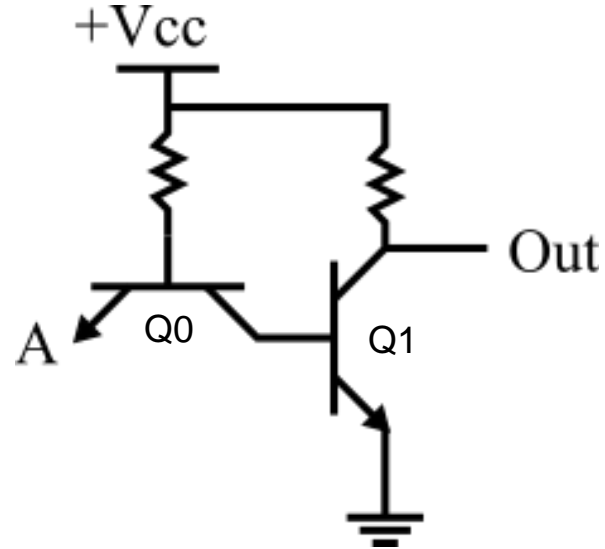
# Entradas em aberto

- Se A está em 0:
  - Corrente entra pela base e sai pelo coletor de Q0
  - Gera tensão baixa na base de Q1
    - Q1 fica em aberto



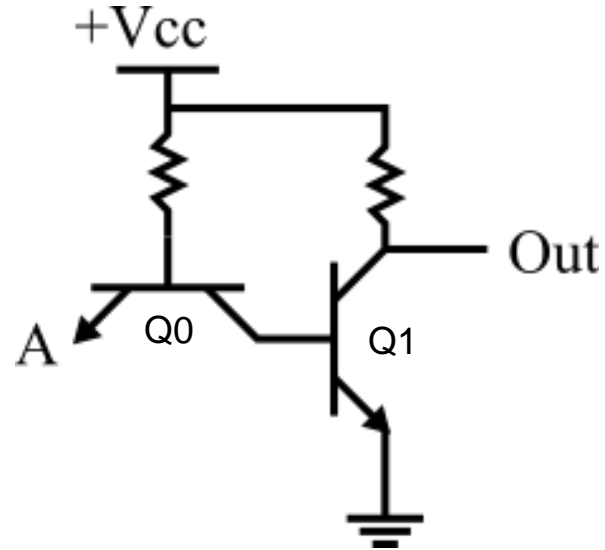
# Entradas em aberto

- Se A está em 1:
  - Não tem corrente que passe por QA
  - Tensão na base de Q1 sobe
  - Corrente passa da base para o emissor de Q1
    - Q1 fica fechado



# Entradas em aberto

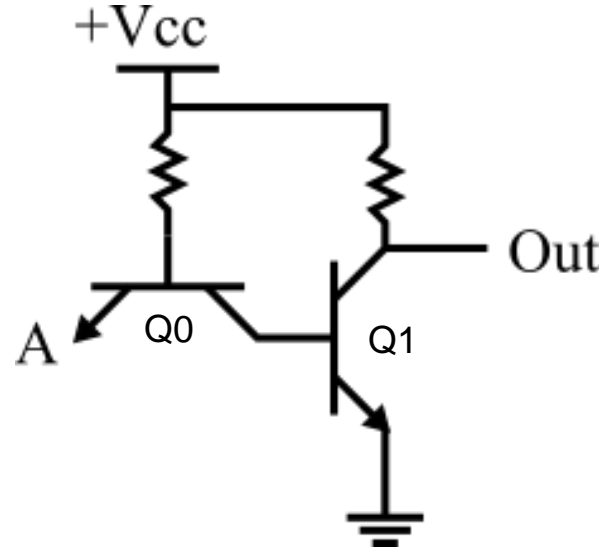
- Se A está em aberto:
  - Não tem corrente que passe por QA
  - Tensão na base de Q1 sobe
  - Corrente passa da base para o emissor de Q1
    - Q1 fica fechado



# Entradas em aberto

- Se A está em aberto:
  - Não tem corrente que passe por QA
  - Tensão na base de Q1 sobe
  - Corrente passa da base para o emissor de Q1
    - Q1 fica fechado

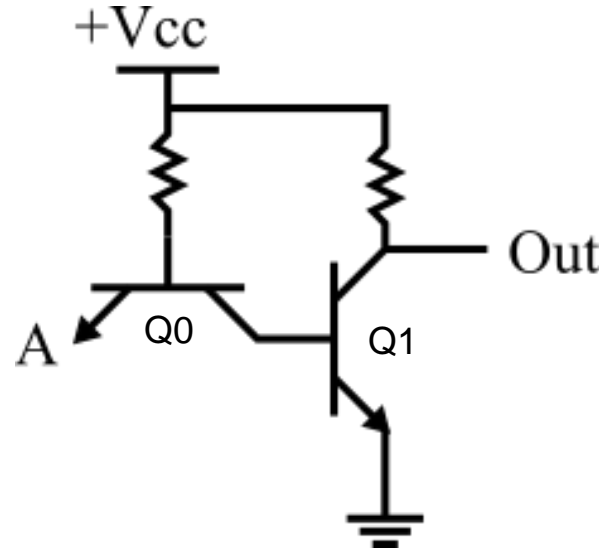
A em aberto é igual a A com nível alto!



# Entradas em aberto

- Se A está em aberto:
  - Não tem corrente que passe por QA
  - Tensão na base de Q1 sobe
  - Corrente passa da base para o emissor de Q1
    - Q1 fica fechado

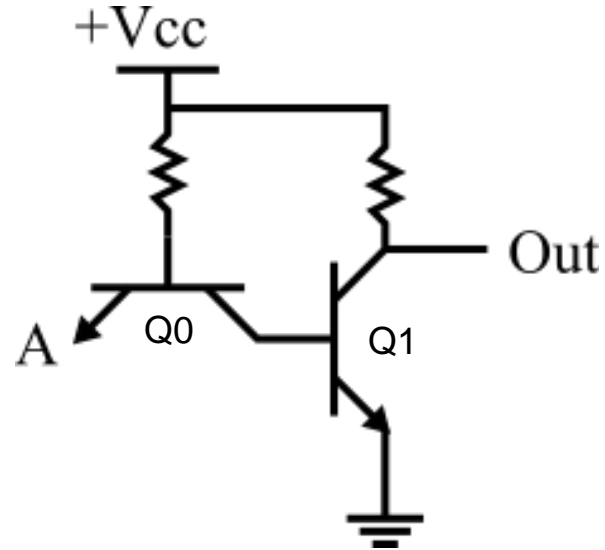
A em aberto é igual a A com nível alto!





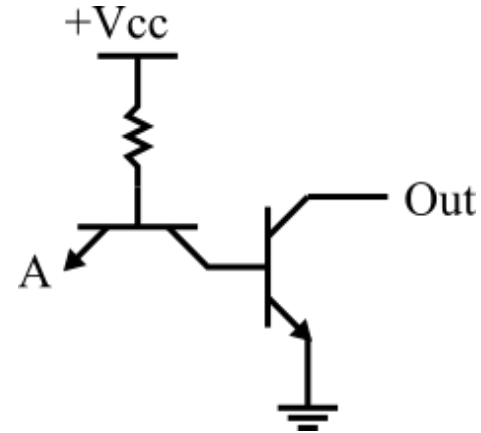
# Saídas com coletor em aberto

- Se entrada em aberto quer dizer nível lógico alto.....
- Podemos fazer uma saída que varie entre 0 e “aberto”



# Saída com coletor em aberto

- Mesmo raciocínio anterior



**Até agora...**



# O que aprendemos até agora

- Matemática modela o mundo
  - Álgebra booleana modela algumas coisas
- Transistores são chaves controladas eletricamente
  - Rápidas
- Circuitos lógicos emulam álgebra booleana
  - Circuitos lógicos emulam qualquer coisa que seja modelada pela álgebra booleana



# Créditos

Os ícones desta apresentação foram feitos por Freepic e retirados de [www.flaticon.com](http://www.flaticon.com).





**GTA / UFRJ**

GRUPO DE TELEINFORMÁTICA E AUTOMAÇÃO

[www.gta.ufrj.br](http://www.gta.ufrj.br)